

# 基于 AD9833 的智能信号发生器设计与仿真

高祥<sup>1a</sup>, 杨小锐<sup>1a</sup>, 蔡乐才<sup>2</sup>, 居锦武<sup>1b</sup>, 高媛媛<sup>1c</sup>

(1. 四川理工学院 a. 机械工程学院; b. 计算机学院; c. 理学院, 四川 自贡 643000; 2. 宜宾学院, 四川 宜宾 644000)

**摘要:**针对高频信号源直接数字频率合成存在较多杂散信号和较窄输出频带等问题,提出了一种频率和相位可编程的智能信号发生器设计方法。该系统的波形发生器采用 DDS 芯片 AD9833,通过单片机编程控制,可实现正弦波、三角波和方波等多种波形输出。输出频率相对误差数量级为  $10^{-5}$  时,正弦波最高频率为 10 MHz,最低频率为 10 Hz;方波和三角波最高频率为 5 MHz,最低频率为 100 Hz。仿真结果表明,该系统具有杂散信号小、输出频带宽、精度高、切换速度快等特点。

**关键词:**频率合成技术;信号发生器;智能信号;仿真

**中图分类号:**TM935;TN74;TP391.9

**文献标志码:**A

## 引言

高频宽带信号发生器是工业自动化过程控制和机械设备振动试验的重要测试仪器,要求其具有很高的频率精度,同时输出信号要求宽频带且相位连续<sup>[1-2]</sup>。基于 DS 技术和 PLL 技术进行频率合成的信号发生器,不能实现高精度和良好频谱纯度的功能,而采用 DDS 技术的信号发生器输出波形的相位连续、稳定度高,具有非常高的频率精度和输出带宽。DDS 技术采用数字合成方法产生相对于采样时钟相位和频率均可调节的信号,再经正弦 ROM 表映射产生相应波形<sup>[3-4]</sup>。目前,基于 DDS 的智能信号发生器设计方案主要有以下 3 种:(1) 基于单片机和数模转换器方案。其实质是单片机通过程序控制数模转换器产生简单的输出波形,波形的高频特性和精度受单片机的性能限制,输出波形的频率较低,软件设计较复杂<sup>[5]</sup>;(2) 单片机和锁相环集成芯片方案。利用锁相环变频的方式产生输出波形,虽然输出波形具有良好的稳定性,但存在频率转换精度和信号切换

速度冲突的问题;(3) 基于数字信号处理器的方案。其波形由 DSP 或者 FPGA 的软件程序产生,具有精度高、失真小等优点<sup>[6-7]</sup>,但存在软件设计复杂,性价比不高等缺点。本文选用专用可编程波形发生芯片 AD9833 进行频率合成,系统的软硬件设计经过仿真测试,输出波形频谱纯度和波形稳定度很高。

## 1 波形发生器 AD9833 基本原理

AD9833 自带工作频率高达 40 MHz 的 3 线 SPI 接口,外部控制器通过 SPI 接口对 AD9833 进行编程操作,AD9833 的内部结构如图 1 所示。相位寄存器的数值随着外部时钟信号步进增加,该数值与外部控制器产生的相位控制字相加后输入到正弦数据存储地址中得到地址相位信息。地址相位信息通过正弦数据存储表映射得到数字量信号  $S(n)$ ,该信号经过数模转换后得到模拟梯形波信号  $S(t)$ ,最后经过低通滤波器得到精度和杂散抑制度很高的输出波形<sup>[8]</sup>。该芯片可通过软件编程改变控制输出信号相位和频率参数,实现相位连续状态

收稿日期:2015-04-14

基金项目:人工智能四川省重点实验室基金项目(2013RZY03);企业信息化与物联网测控技术四川省高校重点实验室开放基金项目(2013WYY05;2013WZY04;2014WZY01);四川理工学院科研基金项目(2014KY03;2012KY22);自贡市科技局创新团队项目(2013z167)

作者简介:高祥(1983-),男,山东胶州人,助教,硕士,主要从事物联网测控技术、智能仪器仪表、光机电一体化技术与设备方面的研究,(E-mail)319007gao@163.com

下的多波形快速切换。

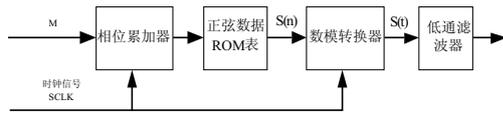


图1 AD9833 工作原理图

## 2 系统硬件设计

### 2.1 硬件结构总体设计

硬件平台按照功能模块进行设计,主要功能模块包括系统电源模块、执行模块、数据交换模块、决策模块和操作模块。决策模块采用 STC15W4K32S4 单片机为主控制器,是整个硬件平台数据处理和信息交互的核心;执行模块采用波形发生器 AD9833 集成芯片作为直接数字频率合成中心;操作模块和数据交互模块提供了人机交互接口和程序下载调试功能;系统电源模块根据各模块的工作电压分别设计了独立供电电路。单片机接收用户键盘输入的所需波形和频率幅值参数,产生相应控制字传递给波形发生器芯片 AD9833,AD9833 收到控制字后产生所需波形,同时单片机驱动液晶显示该波形名称、频率等参数信息。硬件平台设计如图 2 所示。

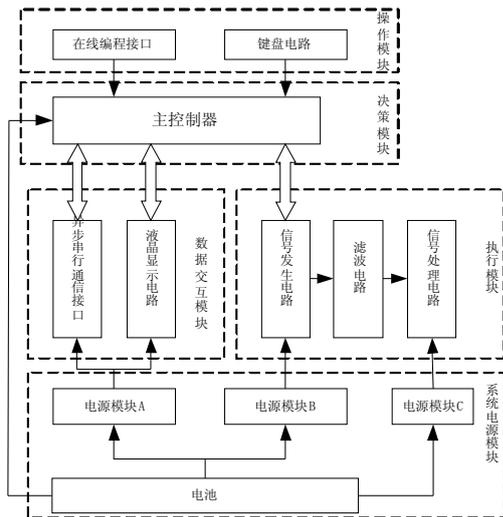


图2 硬件平台总体设计图

### 2.2 波形发生器电路设计

AD9833 是 ADI 公司生产的一款完全集成的直接数字频率合成(DDS)芯片,该芯片具有休眠功能,即未工作部分能进入休眠状态,可大大降低系统功耗。同时 AD9833 外部电路简单,通过 SPI 接口与控制器连接,配合简单的解耦电容器、精度要求不高的电阻器和有源晶振就可以产生频率较高的波形信号,其与单片机连接电路如图 3 所示。

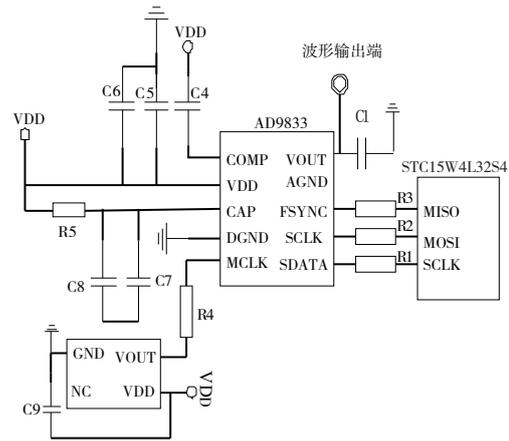


图3 AD9833 与单片机连接电路

### 2.3 人机界面硬件设计

本设计的智能信号发生器采用 4 × 4 的矩阵键盘作为命令参数输入工具,键盘的编码值可通过行列扫描方式得到,单片机采用并行方式与液晶连接,可以显示人机交互信息及输出波形的参数信息,人机界面硬件设计如图 4 所示。

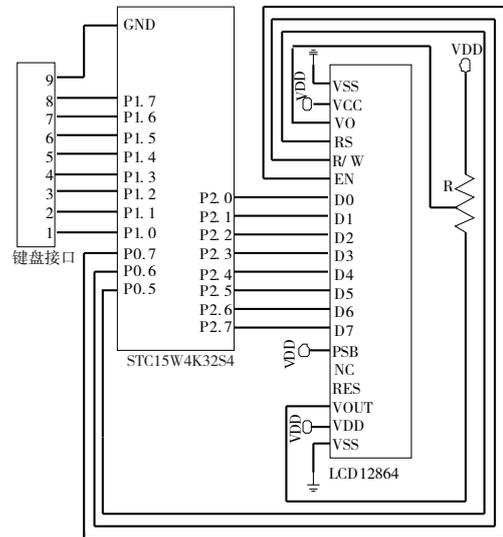


图4 人机界面硬件电路

### 2.4 滤波电路设计

AD9833 输出频率范围为 0 ~ 12.5 MHz,为保证输出波形在工作范围内最大程度不失真,设计了截止频率为 12 MHz 的二阶巴特沃斯低通滤波器<sup>[9-11]</sup>,其传递函数的如下:

$$H(s) = \frac{K_p w_c^2}{s^2 + 2w_c s + w_c^2} \quad (1)$$

电路结构采用无限增益多路反馈型电路,其基本结构如图 5 所示。

为了取得良好的低通滤波效果,需要根据给定频率

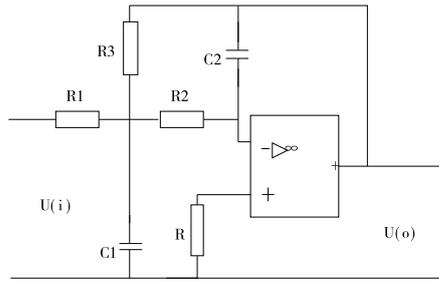


图 5 二阶巴特沃斯低通滤波器电路

$f_c$  大小,参考二阶无限增益多路反馈巴特沃斯低通滤波器设计电容选择表选择电容  $C_1$  大小为  $100 \text{ pF}^{[12]}$ ,然后根据所选择电容  $C_1$  的理论值,计算电阻换标系数  $K$ 。

$$K = \frac{100}{f_c C_1} \xrightarrow{f_c = 12\text{MHz}} K = 0.0833 \quad (2)$$

按二阶无限增益多路反馈巴特沃斯低通滤波器设计用表确定电容  $C_2$  与归一化电阻值  $r_1 \sim r_3$ ,将归一化电阻值乘以换标系数  $K$  得到各电阻实际值,具体数据计算如下:取增益  $K_p = -2$ ,查表可得  $r_1 = 2.565 \text{ k}\Omega$ ,  $r_2 = 3.292 \text{ k}\Omega$ ,  $r_3 = 5.130 \text{ k}\Omega$ 。用归一化阻值分别乘以电阻换标系数并根据常用电阻值系列可确定实际电阻  $R_1 = 220 \text{ }\Omega$ ,  $R_2 = 330 \text{ }\Omega$ ,  $R_3 = 470 \text{ }\Omega$ ,  $C_2 = 0.15 \times 100 \text{ pF} = 15 \text{ pF}$ ,取  $C_2 = 20 \text{ pF}$ 。

### 2.5 信号处理电路设计

波形发生器 AD9833 产生的输出信号电压幅值较小,不便于驱动后级的负载电路,所以需要进行信号电压幅值放大。经过滤波之后的波形输出信号首先经过一级由高精度运算放大器 OPA2277 组成的电压跟随器,这样可以进一步优化滤波电路的输出阻抗,然后输出信号加到后级运放的同相输入端实现电压幅值的负反馈放大。本设计的运放电路采用宽频带精密放大器 ADA4627,其具有低噪声和低失调、漂移的特性,适合应用于不容许存在误差源の場合。具体信号处理电路如图 6 所示。

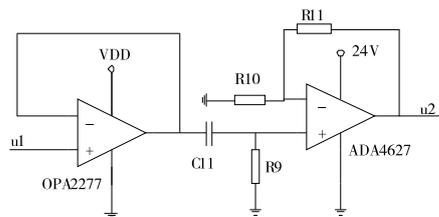


图 6 波形信号处理电路

## 3 系统软件设计

系统上电完成初始化后,单片机根据扫描得到的键

盘输入信息计算出波形参数,并产生相应控制字传递给波形发生器 AD9833 芯片,最终输出和设定值相同频率和幅值的相应波形,同时将波形的参数信息显示到 LCD 上,具体流程如图 7 所示。

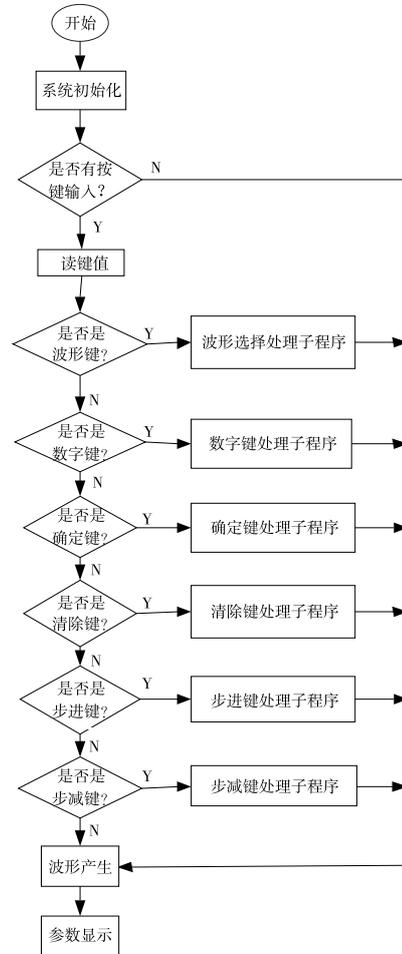


图 7 系统软件流程图

单片机对 AD9833 写控制寄存器、频率寄存器和相位寄存器时,首先需要把选通信号置为有效状态,此时写入的数据才有效。单片机完成 AD9833 的初始化工作后,设置其数据写入方式,最后写入数据得到想要的波形。具体软件流程如图 8 所示。

## 4 仿真测试

本系统的仿真测试工作在 Multisim 10.0 平台上完成。测试过程中使用软件内部提供的模拟键盘设定需要产生波形的类型、频率和幅值参数,依次产生峰值电压  $20 \text{ V}$ ,频率  $100 \text{ Hz}$  的正弦波、方波和三角波<sup>[13]</sup>,并将测试的波形信息显示在模拟示波器中,具体测试结果如图 9 所示。

为测试本设计信号发生器的频率带宽和频率精度

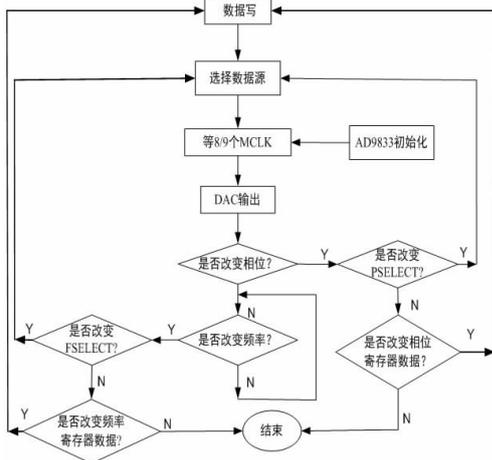
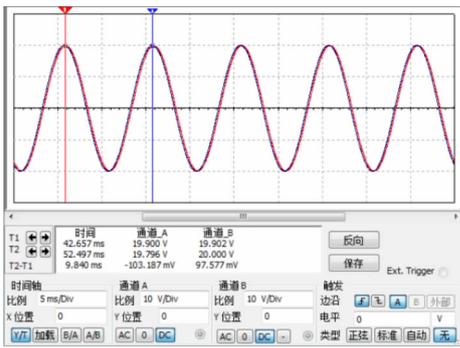
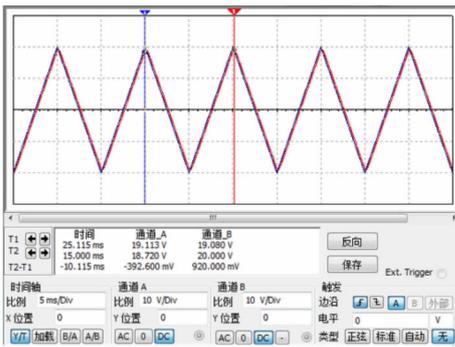


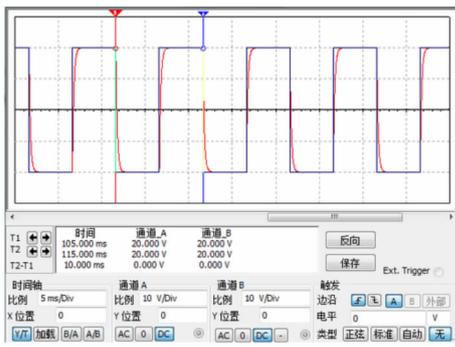
图8 单片机控制AD9833软件流程图



(a) 100 Hz正弦波仿真图



(b) 100 Hz三角波仿真图



(c) 100 Hz方波仿真图

图9 多波形信号测试仿真图

特性,对信号发生器输出的正弦波频率精度进行仿真测量,测量结果见表1。

表1 正弦波仿真结果

预置频率/Hz	输出频率/Hz	相对误差/ $10^{-5}$	预置频率/MHz	输出频率/MHz	相对误差/ $10^{-5}$
10	10	0.0000	7	7.000089	1.2714
100	99.99972	-0.2800	9	9.000121	1.3444
1 M	1.0000021	0.2100	10	10.000168	1.6800
5 M	5.000032 M	0.6400	11	11.010326	93.8727
6 M	6.000073 M	1.2167	12	12.0149863	124.8858

对方波频率精度进行仿真测量,测量结果,见表2。

表2 方波仿真结果

预置频率/Hz	输出频率/Hz	相对误差/ $10^{-5}$	预置频率/MHz	输出频率/MHz	相对误差/ $10^{-5}$
100	99.99973	-0.2700	3	3.0000462	1.5400
0.5 K	0.4999988 K	-0.2400	4	4.0000683	1.7075
5 K	5.0000236 K	0.4720	5	5.0000964	1.9280
1 M	1.0000102 M	1.0200	6	6.0102418	170.6967
2 M	2.0000264 M	1.3200	7	7.0146983	209.9757

对三角波频率精度进行仿真测量,测量结果见表3。

表3 三角波仿真结果

预置频率/Hz	输出频率/Hz	相对误差/ $10^{-5}$	预置频率/MHz	输出频率/MHz	相对误差/ $10^{-5}$
100	99.99984	-0.1600	3	3.0000497	1.6567
0.5 K	0.5000028 K	0.5600	4	4.0000694	1.7350
5 K	5.0000724 K	1.4480	5	5.0000981	1.9620
1 M	1.0000132 M	1.3200	6	6.0048043	80.0717
2 M	2.0000289 M	1.4450	7	7.0107932	154.1886

以上实验结果表明,该智能信号发生器产生的波形具有很高的精度和稳定性,并且输出信号的频带很宽。相对误差为 $10^{-5}$ 时,输出的正弦波频率范围为10 Hz ~ 10 MHz;方波的频率范围为100 Hz ~ 5 MHz;三角波的频率范围为100 Hz ~ 5 MHz。

## 5 结论

本文利用波形发生器AD9833集成芯片设计了一种智能信号发生器,该信号发生器可根据使用者的指令输出多种波形信号,具有波形稳定、相位连续的优点,同时具有很宽的频域和较高的精度指标。

(1)本设计的智能信号发生器与基于单片机和数模转换器的方案相比,具有更高的波形输出频率和输出带宽。

(2)与单片机和锁相环集成芯片的方案相比,输出波形的精度更高,并且波形间的切换速度更快。

(3)与基于数字信号处理器的方案相比,两者都具有很高的输出波形稳定性和高频带宽,但本设计的软硬件相对简单,缩小了开发的难度和周期,具有更高的性价比,所以本设计的智能信号发生器非常适合应用于工业自动化过程控制和机械设备振动试验等相关领域。

## 参 考 文 献:

- [1] 徐真,张勇.基于 PXI-6713 的多功能信号发生平台开发[J].计算机应用与软件,2012,29(1):168-170.
- [2] 韩旭,于小亿.基于 PSOC 的 DDS 信号发生器设计[J].电测与仪表,2012,49(3):85-88.
- [3] 王学力,任全会.基于 NIOS II 便携式信号发生器设计[J].电子器件,2013,36(4):478-481.
- [4] 郝小江,缪志农,黄昆.基于 FPGA 的 QAM 信号发生器设计[J].中国测试,2010,36(2):53-55.
- [5] 张美仙,王红亮,丁海飞.基于 DDS 芯片的信号源设计[J].仪表技术与传感器,2010(9):54-56.
- [6] 曹郑蛟,滕召胜,李华忠,等.基于 FPGA 的 DDS 信号发生器设计[J].计算机测量与控制,2011,19(12):3175-3177,3186.
- [7] 梁睿.基于 DSP 和 DDS 的信号发生器硬件设计及可靠性研究[D].武汉:武汉理工大学,2012.
- [8] 孙莹莹,卢京阳,刘思久,等.基于 DDS 与数字电位器的正弦信号发生器设计[J].电测与仪表,2012,49(559):93-96.
- [9] 张海燕,周丽琴,严方.基于 AD9959 的相位差可调的信号发生器的设计[J].煤矿机械,2011,32(1):47-49.
- [10] 高建栋,韩壮志,何强,等.一种改善 DDS 电路系统杂散方法研究[J].中国测试,2012,38(6):71-74,100.
- [11] 张海涛,苗圃,李珍.DDS 杂散抑制技术与仿真[J].计算机仿真,2011,28(2):397-401.
- [12] 张国雄.测控电路[M].4 版.北京:机械工业出版社,2011.
- [13] 王凤强,王中训.基于 FPGA 的 VGA 显示函数信号发生器设计[J].电视技术,2013,37(7):111-113.

## Design and Simulation of Intelligent Signal Generator Based on AD9833

GAO Xiang<sup>1a</sup>, YANG Xiaorui<sup>1a</sup>, CAI Lecai<sup>2</sup>, JU Jinwu<sup>1b</sup>, GAO Yuanyuan<sup>1c</sup>

(1a. School of Mechanical Engineering; 1b. School of Computer Science; 1c. School of Science, Sichuan University of Science & Engineering, Zigong 643000, China; 2. Yibin University, Yibin 644000, China)

**Abstract:** There are many spurious signal and narrow output frequency band in the direct digital frequency synthesis for high frequency signal source. Aiming at these problems, a design method of frequency and phase-programmable intelligent signal generator is proposed. The waveform generator of the system has used DDS chip AD9833. Through microcontroller programming control, the outputs of a variety of waveforms, such as sine wave, triangular wave, square wave, can be achieved. When the order of magnitude of the relative error of output frequency is  $10^{-5}$ , the highest frequency of sine wave is 10 MHz, and the lowest frequency is 10 Hz; the highest frequency of square wave and triangular wave is 5 MHz, the lowest frequency is 100 Hz. The simulation results show that the system has the characteristics of small spurious signal, wide output frequency band, high accuracy, fast switching speed and so on.

**Key words:** frequency synthesis technology; signal generator; intelligent signal; simulation